

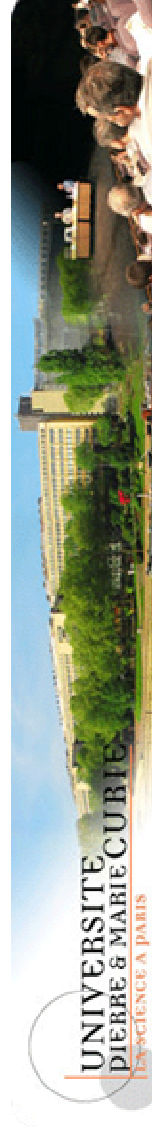
Master Mention Informatique

Spécialité AC SI

Architecture et Conception de Systèmes Intégrés

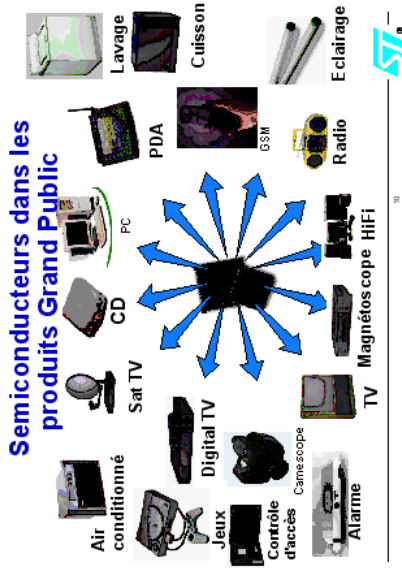
Resp. pédagogique : Nathalie Drach-Temam

Resp. secrétariat : Bénédicte Morelle



Systèmes Embarqués

- **Systèmes embarqués** : systèmes électroniques et informatiques autonomes, son existence comme « ordinateur » n'est pas apparente.
- **Omniprésence** de tels systèmes.



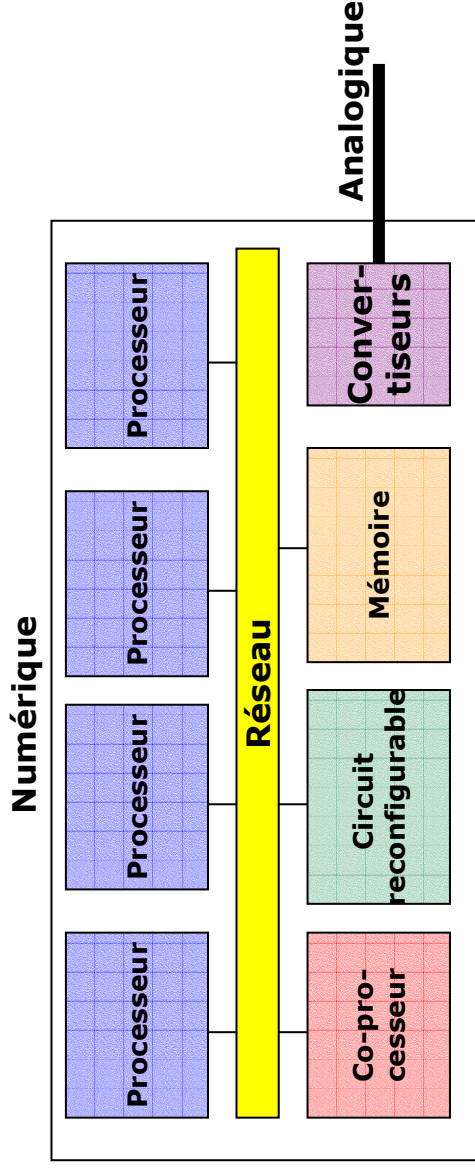
- **Applications variées** : équipements maison, audio-vidéo, téléphonie, automobile, avionique, santé, ...
- **Contraintes diverses** : performance, coût (du matériel, temps de développement), consommation, temps-réel, sécurité, fiabilité, ...



Systèmes Embarqués : Architecture, Système et Programmation

Architecture : Systèmes intégrés sur puce :

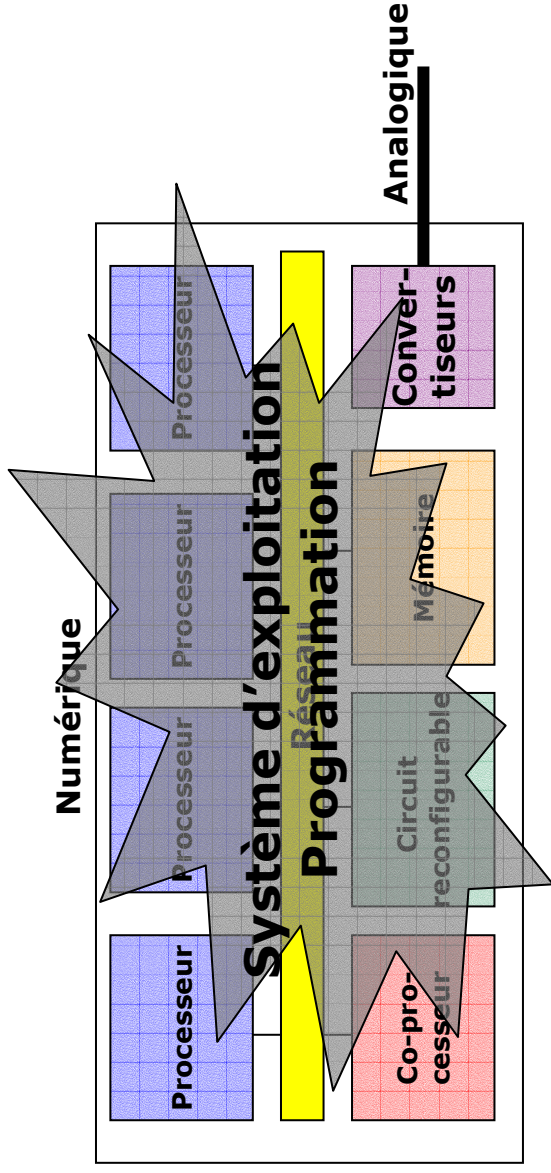
- Besoin en performance → complexité,
- Multiprocesseurs homogènes, co-processeurs, circuits reconfigurables, réseau, communication entre le monde numérique et le monde analogique, ...
- MPSoc hétérogènes.



ACSI → **Méthodes de conception** (spécifier+valider+synthétiser) des SOC – des méthodes de conception haut niveau (simulation) à l’implantation matérielle.

Systèmes Embarqués : Architecture, Système et Programmation

- **Système d'exploitation** : gérer le système (différents composants) et les E/S.
- **Programmation** : applications cibles, adéquation architecture-application, compilation/optimisations, ...



Conception de **système d'exploitation embarqué**. **Méthode de codesign** (répartition tâches entre unités logicielles (processeurs généralistes) et unités matérielles (FPGAs, ASIC)), **optimisations de codes, parallélisation**, ...

Spécialité ACSI

- **Systèmes embarqués : architecture, système et programmation.**
- M1 : UEs obligatoires + optionnelles.
- M2 : tronc commun + UEs optionnelles.
- Equipe pédagogique = Membres du département SOC (*System On Chip*) du LIP6 (Laboratoire d'Informatique de Paris 6).

Hassan Aboushady, Pirouz Barzagan, Mounir Benabdendi, Anne Derieux, Jean-Lou Desbarbieux, Nathalie Drach-Temam, Dimitri Galyko, Alain Greiner, Marie-Minerve Louërat, Habib Mehrez, François Pécheux, Patricia Renault, Franck Wajsbürt

M1 – 1er semestre

Architecture

– **ARCHI : Architecture des systèmes intégrés**

- VLSI : Conception des circuits intégrés VLSI
- ELECINFO : Electronique pour informaticiens
- RES - Architecture des réseaux – RES

Programmation

- C++ : Programmation C++
- SIGNAL : Traitement du signal
- ALGAV : Algorithmique avancée - STL
- ILP : Implantation de langages de programmation - STL

Système

- NOYAU : Noyau des systèmes - SAR
- POSIX : POSIX et C – SAR

- Idem M1 – 2nd semestre - Description des UEs sous : <http://www.infop6.jussieu.fr/lmd/master/specialite/acsi/>

M2 – Orientations

- **Systèmes** : conception du matériel et/ou du logiciel pour les systèmes embarqués complexes.
- **CAO** : méthodes et algorithmes pour la conception des circuits et systèmes intégrés.
- **Circuits** : conception de circuits intégrés numériques et/ou analogiques.
- **Professionnel / recherche** : déterminée par le stage de M2.

Stages Recherche

- En terme de laboratoires : LIP6 département SOC, CEA, INRIA, IRISA, ENST, ...
- En terme de sujets :
 - Utilisation des langages de programmation parallèle pour le développement d' applications logicielles destinées à des architectures MPSoC.
 - Langage de description de systèmes multiprocesseurs intégrés sur puce.
 - Implantation sur FPGA de systèmes multiprocesseurs utilisant les composants de la bibliothèque SocLib.
 - Synthèse d'architectures de contrôle pour opérateurs de traitement vidéo.
 - Synthèse automatique d'architectures sur FPGA.
 - ...

Stages Professionnels

- En terme d'entreprises : STMicroelectronics, Thalès, Thomson, Philips, SIEMENS, Bull, CEA, Silicomp, Prosilog, +petites entreprises/start-up, ...
- En terme de sujets :
 - Portage de Mpeg4 sur multiprocesseurs.
 - Développement en C++ .net d'une application de traitement des données d'un banc de test automobile.
 - Tests de validation de FPGA pour le programme VEGA
 - Prototypage d'un circuit Set-Top-Box sur un système multi-FPGAs .
 - Implémentation protocoles ARINC 429 / BUS 1553 sur FPGA.
 - Prototypage virtuel et simulation des performances.
 - Création de bibliothèque de composant XML et Validation de plate-forme mixte SystemC/HDL.
 - Simulation et prototypage d'un réseau de capteurs sans fil.
 - Module de Synthèse vocale.
 - ...